



JAPANESE PATENT OFFICE

JPA04-115288

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04115288 A**

(43) Date of publication of application: **16.04.92**

(51) Int. Cl.

G09G 3/20
G06F 3/14
G09G 3/36

(21) Application number: 02234429

(22) Date of filing: 06.09.90

(71) Applicant: **CANON INC**

(72) Inventor: SHIMADA KAZUTOSHI

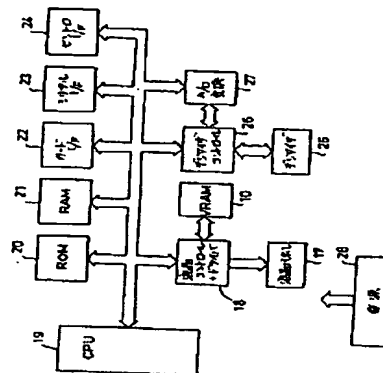
(54) ELECTRONIC EQUIPMENT

COPYRIGHT: (C)1992,JPO&Japio

(57) Abstract:

PURPOSE: To save electric power and to obtain both the visibility of a display and the operability of a device by varying and controlling the number of rows or columns used for the display driving of a dot matrix and reducing a display area.

CONSTITUTION: Data on the periphery of an aimed picture element are read out of a VRAM 10 and decomposed into bit data of each aimed picture element, which is weighted for calculation. It is decided whether or not a reduction smoothing result is 1 (black) or 0 (white) according to whether the calculation result is large or small. Then one bit of the aimed picture element is converted into byte data in order according to an image position and the byte data are stored in a VRAM 1 as a buffer. When the process for one image plane ends, the data in the VRAM 10 are saved in a VRAM 2 and the data in the VRAM 1 are transferred to the VRAM 10. Consequently, an image displayed on the screen is reduced and smoothed. Parts of an area of the VRAM 10, RAM 21, etc., are used as the VRAM 1 and VRAM 2.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-115288

⑤ Int. Cl.⁵G 09 G 3/20
G 06 F 3/14
G 09 G 3/36

識別記号

3 5 0 U
A

庁内整理番号

9176-5G
9188-5B
8621-5C

⑬ 公開 平成4年(1992)4月16日

審査請求 未請求 請求項の数 3 (全10頁)

⑭ 発明の名称 電子機器

⑯ 特 願 平2-234429

⑰ 出 願 平2(1990)9月6日

⑱ 発 明 者 島 田 和 俊 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
 ⑲ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
 ⑳ 代 理 人 弁理士 加 藤 卓

明 細 書

1. 発明の名称

電子機器

2. 特許請求の範囲

1) ドットマトリクス表示を行なう表示手段を有する電子機器において、

前記表示手段のドットマトリクスの実際に表示駆動に使用する行ないし列の数を可変制御する手段と、

画像データの圧縮手段を有し、

所定の制御条件に応じて前記表示手段の実際に表示駆動に使用する表示領域を縮小するとともに、この縮小された表示領域中に前記圧縮手段により圧縮された画像データを表示することを特徴とする電子機器。

2) 前記表示手段の制御クロック周波数を可変制御する手段を設けたことを特徴とする請求項第1項に記載の電子機器。

3) 前記表示領域の縮小時の画像データ圧縮とともに画像データのスムージング処理を行なう手

段を設けたことを特徴とする請求項第1項または第2項に記載の電子機器。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は電子機器、特にドットマトリクス表示を行なう表示手段を有する電子機器に関するものである。

〔従来の技術〕

従来より、液晶やプラズマディスプレイを表示に用いた電子手帳、ワードプロセッサ、パーソナルコンピュータなどの電子機器が知られており、この種の機器では、一定時間動作指示などの入力がない場合は、表示部または電子機器全体の電源をオフするいわゆるオートパワーオフ制御により省電力化を図るものが知られている。

〔発明が解決しようとする課題〕

しかしながら、上記のような電子機器において、一定時間入力はしなくても画面を見ながら思考したい場合や、画面に表示されている情報を時々見たいときなどは、一定時間で画面が消えてし

まうのは非常に使いづらい。

また、装置全体の電源がオートパワーオフするタイプのものでは、動作させるために再び電源投入からやり直さなければならず煩わしい。

一方、画面表示のみ停止する方式では方式で、このような問題はなく、キーボード操作などを行なうことにより、もとの表示を復帰させることができるが、この方式では、使用者以外の人間は機器の使用状況・電源のオン・オフの状態が見ただけでは分らないという欠点があった。

本発明の課題は、以上の問題を解決し、適切な表示制御を行なうことにより、省電力と表示の視認性、装置の操作性を両立できる電子機器の構成を提供することにある。

〔課題を解決するための手段〕

以上の課題を解決するために、本発明においては、ドットマトリクス表示を行なう表示手段を有する電子機器において、前記表示手段のドットマトリクスの実際に表示駆動に使用する行ないし列の数を可変制御する手段と、画像データの圧縮手

段を有し、所定の制御条件に応じて前記表示手段の実際に表示駆動に使用する表示領域を縮小するとともに、この縮小された表示領域中に前記圧縮手段により圧縮された画像データを表示する構成を採用した。

〔作用〕

以上の構成によれば、所望の制御条件に応じて表示駆動に使用する表示領域を縮小するとともに、この縮小表示領域内に圧縮画像データを表示できる。

〔実施例〕

以下、図面に示す実施例に基づき、本発明を詳細に説明する。

本発明を採用した個人情報機器の外形図を第7図に示す。

図示のように、本実施例の個人情報機器はテンキー、キーボードなどの入力部はなく、入力ペン30で透明デジタイザと液晶パネルを組み合わせた入出力面31に、手書きで文字コマンドの入力を行ない、ペン軌跡、文字認識結果、アプリケー

ション結果の表示を行なうものである。

第7図の装置の制御系全体のブロック図を第8図に示す。

第8図の制御系はマイクロプロセッサなどからなるCPU19により、装置全体の動作を制御するものである。CPU19のシステムバスには、図示のような各部材が接続される。以下、各部材につき説明する。

ROM20には、CPU19の制御プログラム（アプリケーションプログラム、OS、辞書データなど）が格納され、RAM21はCPU19のワークエリア、RAMディスク領域などとして使用される。

符号22～24はそれぞれ、外部記憶手段としてのIC（メモリ）カード、RS232Cなどのシリアルポート、およびセントロニクスポート（主としてプリンタ用のパラレルポート）のインターフェース回路を示す。

第7図の入出力面31は、透明デジタイザと液晶パネルを組み合わせたものであるが、この透明デ

ジタイザおよび液晶パネルはそれぞれ符号25および17により示されている。

液晶パネル17の表示は、液晶コントローラ／ドライバ18を介して制御される。表示データはVRAM10に格納される。透明デジタイザ25は抵抗膜が蒸着された二枚のガラス（または一枚はPET、一枚はガラス）を対向させ、ペンなどの加圧によって二枚の抵抗膜が接触するときの電圧によって座標に換算する抵抗膜方式のデジタイザから構成される。

透明デジタイザ25に対する入出力は、入力ペンによる入力座標を得るためのデジタイザドライバ、デジタイザ電圧をデジタル値にするA/D変換器27を介して制御される。

装置の電源は、電池、スイッチング電源などからなる電源部28から供給される。

このような情報機器のアプリケーション（ROM20に格納して、あるいはICカードなどの媒体を利用して供給する）としては、①世界時計、②スケジュールのほか、③アドレス帳④文

字、計算、お絵かきノートなどが考えられる。

第1図は、第7図の液晶コントローラ／ドライバ18の要部の構成を示している。

第1図の回路は、表示データをVRAM10から読み取り、ドライバー（第3図）へ転送するとともに、制御信号を発生させる回路であるが、本実施例では、特に通常モードの他に、縮小モードにおいて表示部の表示範囲を縮小し、制御信号及びデータ転送周波数を下げるための構成を設けている。

ここで、液晶パネル17は、例えば320×128ドットのマトリックス液晶、またその表示データはVRAM10に格納されるものとする。

図において、符号1はカウンタとセレクトによって構成された分周・周波数セレクトで、入力されるクロック（例えば667KHz）と1/4分周されたクロック（例えば167KHz）をレジスタ2に設定される周波数セレクト信号によって選択し、列カウンタ3、トータルカウンタ6及び液晶クロックCPとして出力する。

フレーム信号制御部8では、トータルカウンタ6のカウンタアップのタイミングでフレーム信号FRAMEを出力するとともに、1フレームごとに液晶のバイアス極性を反転させる信号DFを生成する。

トータルカウンタ6のカウンタ数はそのままVRAM10をアクセスするためのアドレス（アドレスB）となる。

VRAM10の画像データは液晶データ制御部7を通して読み書きされる。CPU19がVRAM10の内容を読み書きする場合はアドレスAのアドレスを選択し、液晶ドライバへ表示内容を読み取る時はアドレスBを選択し、それぞれ両者のタイミングが重ならないように制御する。

また、VRAM10から読み取られるデータは8ビットであり、液晶ドライバへは4ビットデータであるため、読み取ったデータを上位、下位4bitに分けて、クロック（CP）に同期させて送り出している。

入力クロック縮小モードでは、通常モードの1/4の周波数のクロックが選択される。列カウンタ3とレジスタ4はロード信号LOADのタイミングを設定するもので、通常モードでは80クロック（320ドット）、縮小モードでは40クロック（160ドット）に一回、ロード信号が発生するように設定される。

レジスタ4の設定値はCPUが書き込む。ロードタイミング制御部5は、列カウンタ3のカウンタアップ信号から信号幅を調整し、ロード信号LOADとして出力する。ロード信号LOADは、液晶ドライバー（第3図）に送られた1ライン分のデータをラッチするための信号である。

トータルカウンタ6とレジスタ7によってフレーム信号FRAMEとVRAMデータアクセス用のアドレスBの生成を行なっている。液晶画面は本実施例の通常モードでは320×128ドットであるため、128ラインに1回の割合で1フレームになる。レジスタ7のカウンタ数はCPU19によって設定される。

レジスタ2に設定される信号DISP ~~←命令→~~ OFF1、およびDISP OFF2は、液晶ドライバの表示をOFF状態（出力一定電圧）にするための制御信号であり、通常モードでは、全ドライバでこれらの信号DISP OFF1、DISP OFF2をとともに“H”とし、縮小モードでは使用しないドライバに配線されているDISP OFF1のみを“L”とする。

以上述べた動作のタイミング波形を第2図に示す。第2図（a）が通常モード、第2図（b）が縮小モードである。波形は上部の信号LOAD、DF、およびFRAMEが1フレーム間、下部のDFからアドレスBまでが1ライン間の信号を表わしている。第2図（a）、（b）ともに、1フレームに相当する時間幅は同じである。

第3図に液晶パネル17のドライバ回路を示す。11、12がコモンドライバ（例えばMSM5298：沖電気）、13、14、15、16がセグメントドライバ（例えばMSM529

9: 沖電気) である。通常モードでは全ドライバが、また、縮小モードでは11、13、14のドライバのみが用いられる。

したがって、信号DISP OFF 2は、ドライバ11、13、14に、また、信号DISP OFF 1はドライバ12、15、16に接続されている。

次に、表示画面の縮小及びスムージングについて第4図を用いて説明する。第4図のマス目は、それぞれ液晶パネル17上の1表示ドットを示す。

本実施例では、表示画像の縮小において、画面を1/2にするため4ドットを1ドットに変換するとともに、データ転送の見かけ上の周波数を下げるために、スムージングをかけて画像の空間周波数を下げる。

そのため、まず第4図(a)のように注目画素4ドット(a1~a4)の回りの画素(a5~a16)12ドットを取りこみ各画素に対して(b)のような重みづけをする。

ステップS2では、ステップS1で取り込んだデータを、注目画素ごとにビットデータa1~a16に分解し、ステップS3で式(1)にしたがって各画素要素(a1~a16)に重みをつけてAを計算する。

ステップS4において、算出されるAが19以上あるか、小さいかで注目画素の縮小スムージング結果が1か0かを判定する。ステップS4でAが19以上の場合はステップS5に移行し、注目画素=1すなわち黒とし、19より小ではステップS6で注目画素=0すなわち白とする。

そしてステップS7で、前記注目画素の1ビットを画像位置にしたがって順次バイトデータに変換する。

ステップS8では、注目画素データが8ビット計算されたかを判定し、されていないと再びステップS2に戻り、次の注目画素に移って同様の計算を行なう。8ビット計算された時はステップS9で縮小データのバッファであるVRAM1へデータを書き込む。

注目画素は大きく、斜め方向は小さくなるようにした。そして次式によるにしたがって得られる値Aが $A \geq 19$ のとき、その注目画素ドットは“11”とし $A < 19$ の時“1”とする(全画素黒の場合 $A = 36$)。

$$A = 4 \sum_{i=1}^4 a_i + 2 \sum_{i=5}^{12} a_i + \sum_{i=13}^{16} a_i \quad \dots (1)$$

次に第4図の縮小及びスムージングをソフトウェアで行なう時の制御手順を第5図のフローチャートに示す。図示の手順は、CPU19により実行されるものとする。なお、第5図の手順では、表示データ用の領域として、VRAM10、あるいはRAM21などの領域の一部をVRAM1およびVRAM2として使用する。

第5図のステップS1で現在表示されている画像情報が納められているVRAM10から注目画素と周辺のデータを読み込む。データは1度の読み込みで8ビットの縮小された画像データを作るため、注目画素として4バイト、周辺として12バイトの計16バイトで構成される。なお、画像のない端部のデータは0としておく。

1画面分のデータ変換が終わっていなければ、ステップS10で再びステップS1に戻り、次の注目画素群16バイトを読み込み、計算を続ける。

1画面終了したときは、ステップS11でVRAM10のデータをVRAM2へ退避し、ステップS12でVRAM1のデータを、VRAM10へ転送する。これにより、液晶パネル17の画面に表示される画像は縮小、かつスムージングされたものになる。

なお以降フローチャートを図示していないが、このモードに入るときは、ユーザが一定時間(例えば5分)以上入力がなかったときに自動的に入るか、またはユーザのモード設定によって入る。

そして、ユーザから何らかの入力があった場合は、直ちにVRAM2に退避してあった元の画像をVRAMへ転送し、通常の画面モードに戻す。表示画面が時計のように縮小画面中においても値を変えていく必要のあるアプリケーションの場合は、時間表示部分のみを前記アルゴリズムにしたがって縮小、スムージングを行なってVRAM

10に書き込む。

上述の表示画面の縮小およびスムージング処理は、入力ペン30による時間間隔を測定するなどの公知の手法により一定時間入力のないことが確認された際に、従来のオートパワーオフ制御に代るものとして実行できるほか、入力ペン30あるいは不図示のスイッチ操作などによるユーザの指示に応じて、縮小およびスムージング処理を行なってもよい。

表示画面を縮小、スムージングして表示する^ともに表示データ及び制御信号転送周波数を下げ表示に寄与しない表示ライバ部はオフすることによって、ユーザが必要とする情報を常に表示しながら、表示関連の電力を大きく節約することができる。

しかも、縮小の際、単なるドットの間引きなどによる縮小ではなく、スムージング処理を行なっているので、高品位の表示を行なうことができ、表示視認性、操作性などを損なうことがない。

また、従来のように、表示全体を消去してしま

一部が消えているが、上述のスムージング処理によれば日時が判読可能である。

一方第6図(c)のカレンダは各日付をポインティングすることによって、当日のスケジュールの登録、確認ができるようにしたアプリケーションである。上述のスムージング処理によれば、縮小画面はカレンダの罫線、曜日が消えてしまうが、日や年、月をあらわす文字は判読可能となる(第6図(d))。

上記実施例では、表示素子として液晶を想定し、駆動方法として単純マトリクス方式について説明したが、以下、液晶の駆動法としてアモルファスSiまたは、多結晶Si、薄膜トランジスタ(TFT)を用いたアクティブマトリクス方式を用いる場合につき述べる。

アクティブマトリクス方式は一画素に1トランジスタを基板上に配したもので、中間調の表現においても有効である。

第9図に示すように、走査回路とデータドライバ回路によってマトリクス構造をとっており、前

う方式では、機器の状態を見ただけで判断できないという問題があったが、本実施例では、このような問題もない。

なお、表示以外の入力制御、時間計測などでは縮小画面中においても通常の動作を行なうものとする。

ここで、第6図に本実施例における電子機器の代表的なアプリケーションにおける画面表示の例を示しておく。

第6図(a)の表示は世界時計のものであり、中央の年、月、日は日本標準時である。世界地図の各地点をペン(デジタイザと表示画面が一体化している)、マウスなどでポインティングしたときに各地の表示標準時間が表示されるようなアプリケーションである。

このアプリケーションの表示に上述の縮小、スムージング処理を適用すると、第6図(b)のように、面積比で1/4に縮小された表示が得られる。

縮小された画像はスムージングによって地図の

記同様に縮小モードでは、走査回路91の走査をアクティブマトリクスの端子1~80を走査するものから、端子1~40を走査するよう切り換え、同時に、クロック周波数を1/2とし、さらに、データドライバ92を介しての表示データ供給を端子1~320を全体を使用するものから、端子1~160のみを使用するように切り換えることで、画面の縮小及び省電力を達成することができる。

その他液晶表示以外にも、単純マトリクス、アクティブマトリクスのEL(エレクトロルミネセンス)やプラズマディスプレイを用いても同様の制御が可能であるのはいうまでもない。

前記実施例では、圧縮・スムージングは(1)式にもとづくソフトウェアにより行なったが、ハードウェアにより行なうこともできる。第10図にこのようなハードウェア構成の一例を示す。第10図の回路は、主として前述の重み付け処理をハード的に行なうものである。

第10図において、符号D1~D16はシフト

レジスタで、端子A～Eに4ビット並列に入力される画素データにそれぞれ重みづけを行ない、加算回路94で合計し、コンパレータ95により加算結果が19以上かどうかを比較して、1バイトの出力データFを得る。1ビット得られるごとにA～Eのデータを2ビットシフトすれば、8ビットの圧縮データFを得られる。

重みづけに関しては第4図のものに限らず、所望の表示制御条件に応じて他の係数を採用してもよいのはいうまでもない。

【発明の効果】

以上から明らかなように、本発明によれば、ドットマトリクス表示を行なう表示手段を有する電子機器において、前記表示手段のドットマトリクスの実際に表示駆動に使用する行ないし列の数を可変制御する手段と、画像データの圧縮手段を有し、所定の制御条件に応じて前記表示手段の実際に表示駆動に使用する表示領域を縮小するとともに、この縮小された表示領域中に前記圧縮手段により圧縮された画像データを表示する構成を採

用しているため、所望の制御条件に応じて表示駆動に使用する表示領域を縮小するとともに、この縮小表示領域内に圧縮画像データを表示でき、表示に必要な電力を節約するとともに、縮小表示により必要な表示情報を欠落なくユーザに伝達できるという優れた効果がある。

4. 図面の簡単な説明

第1図は通常モード、縮小モードの切替えを行なう液晶制御部のブロック図、第2図(a)、(b)はそれぞれ通常モードおよび縮小モードのタイミングチャート図、第3図は液晶表示部ドライバのブロック図、第4図(a)、(b)は縮小、スムージング制御における重み付け処理を示した説明図、第5図は縮小、スムージング制御のフローチャート図、第6図(a)～(d)は画面表示を例示した説明図、第7図は電子機器の外形を示した斜視図、第8図は電子機器の制御系全体のブロック図、第9図はアクティブマトリクス液晶を用いる構成を示したブロック図、第10図は縮小、スムージングを行なうハードウェアのブ

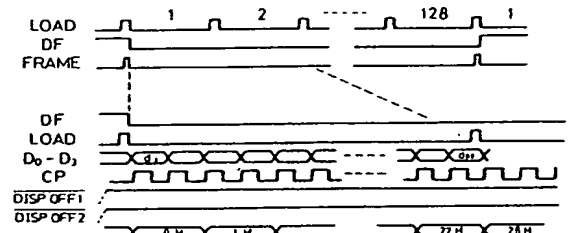
ロック図である。

- 1 … 分周周波数セレクト
- 2, 4, 7 … レジスタ
- 3 … 列カウンタ
- 5 … ロードタイミング制御部
- 6 … トータルカウンタ
- 8 … フレーム信号制御部
- 9 … 液晶データ制御部
- 10 … V R A M
- 11, 12 … コモンドライバ
- 13～16 … セグメントドライバ
- 17 … 液晶素子
- 31 … 入出力面

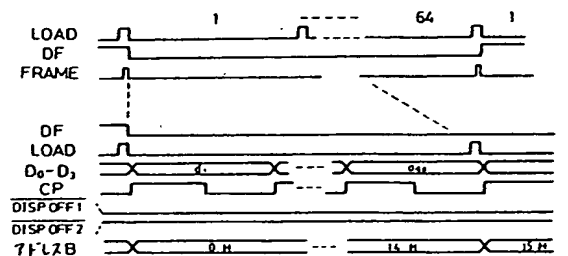
特許出願人 キヤノン株式会社
代理人 弁理士 加藤 卓



(a)
通常モード

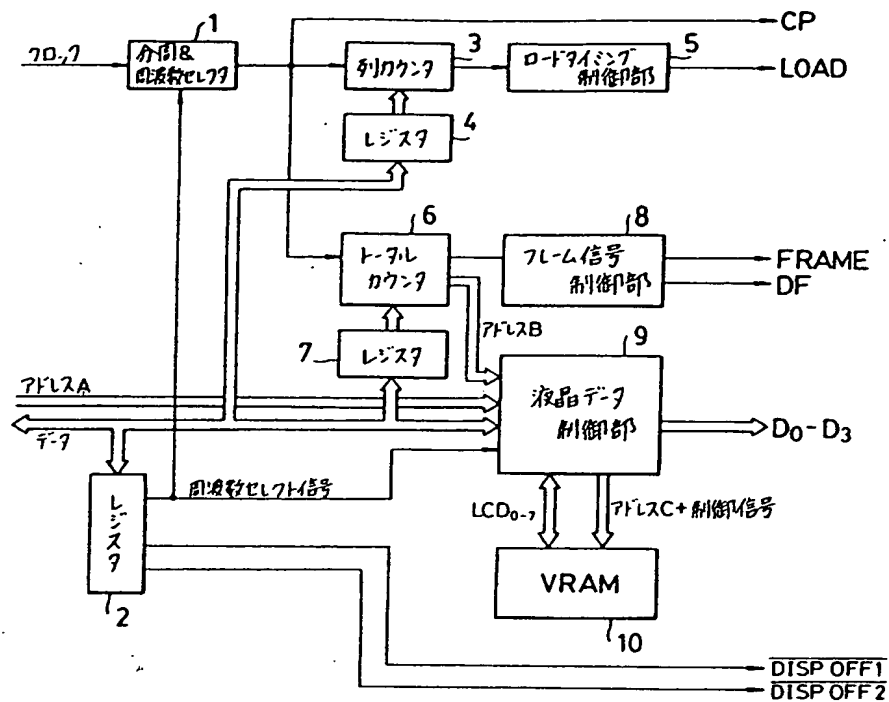


(b)
縮小モード

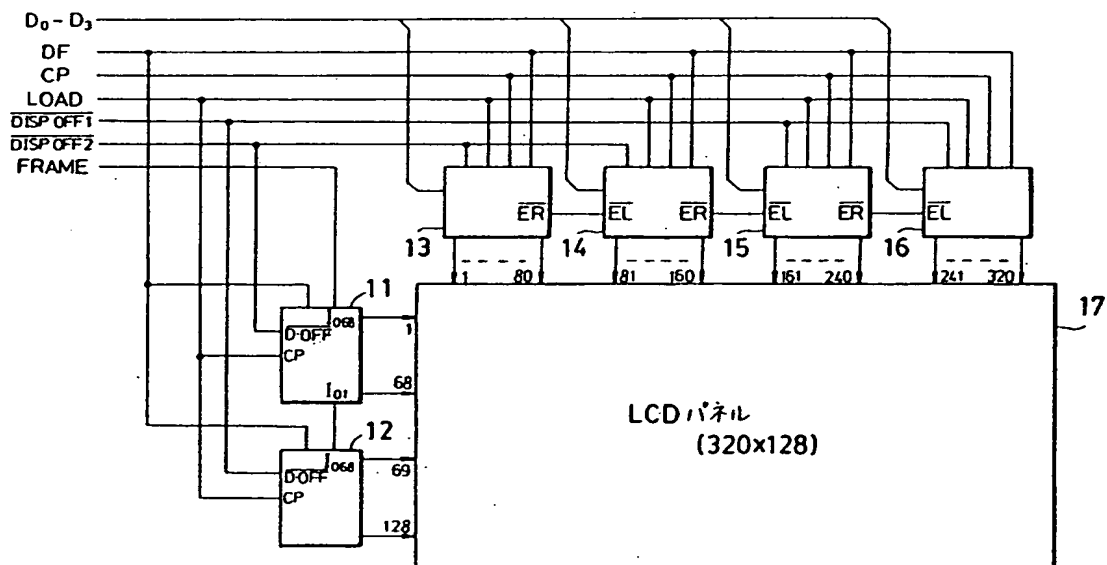


液晶コントローラの動作を示すタイミングチャート図

第2図



液晶コントローラのブロック図
第 1 図



液晶ドライバのブロック図
第 3 図

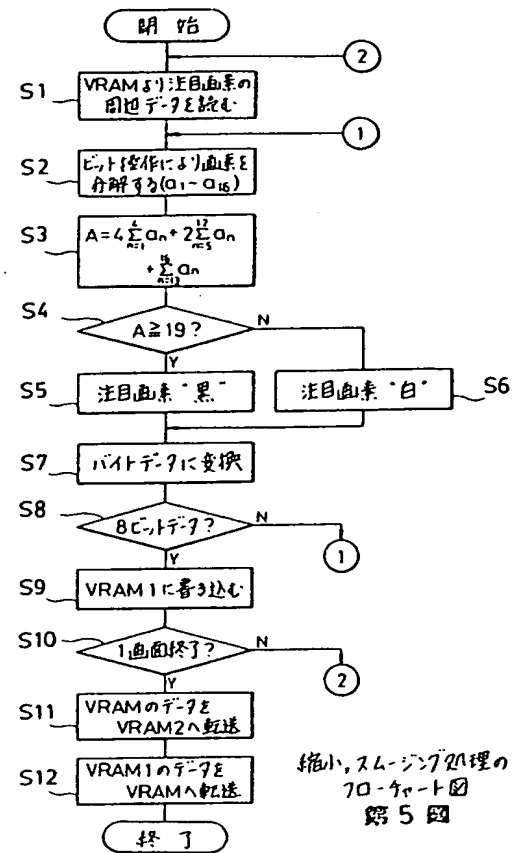
a_{13}	a_5	a_6	a_{14}
a_7	a_1	a_2	a_8
a_9	a_3	a_4	a_{10}
a_{15}	a_{11}	a_{12}	a_{16}

(a) 画素番号
($a_1 - a_{16}$)注目画素

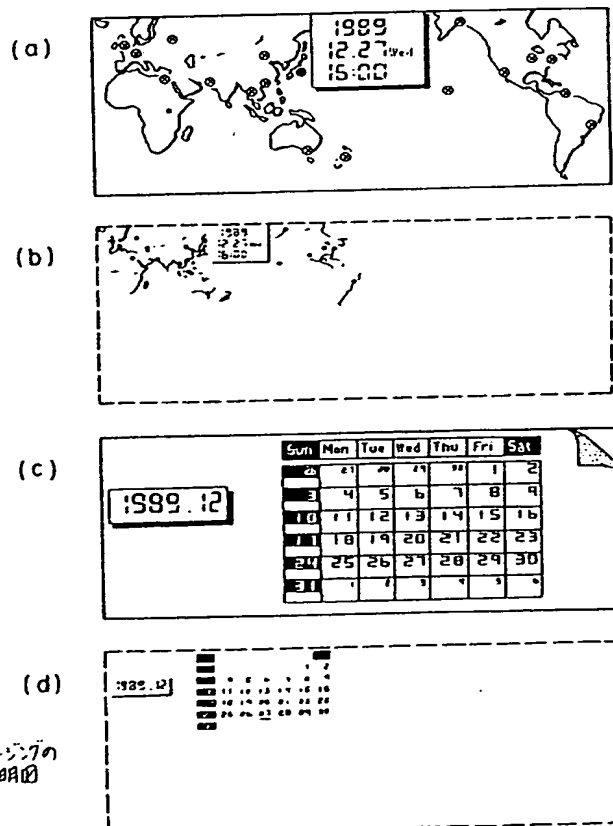
1	2	2	1
2	4	4	2
2	4	4	2
1	2	2	1

(b) 画素重みづけ

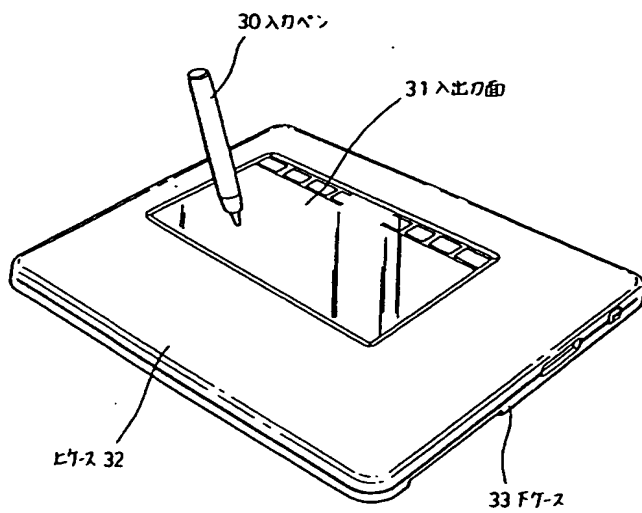
縮小、スムージング処理の説明図
第 4 図



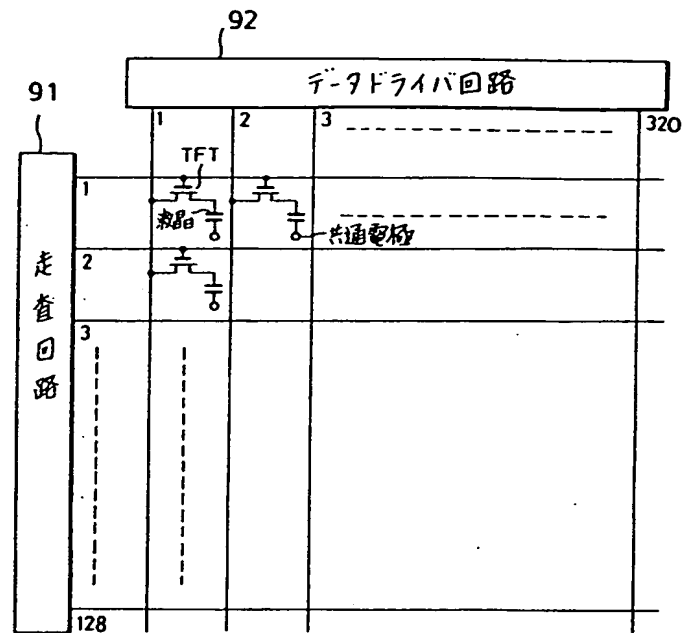
縮小、スムージング処理の
フローチャート図
第 5 図



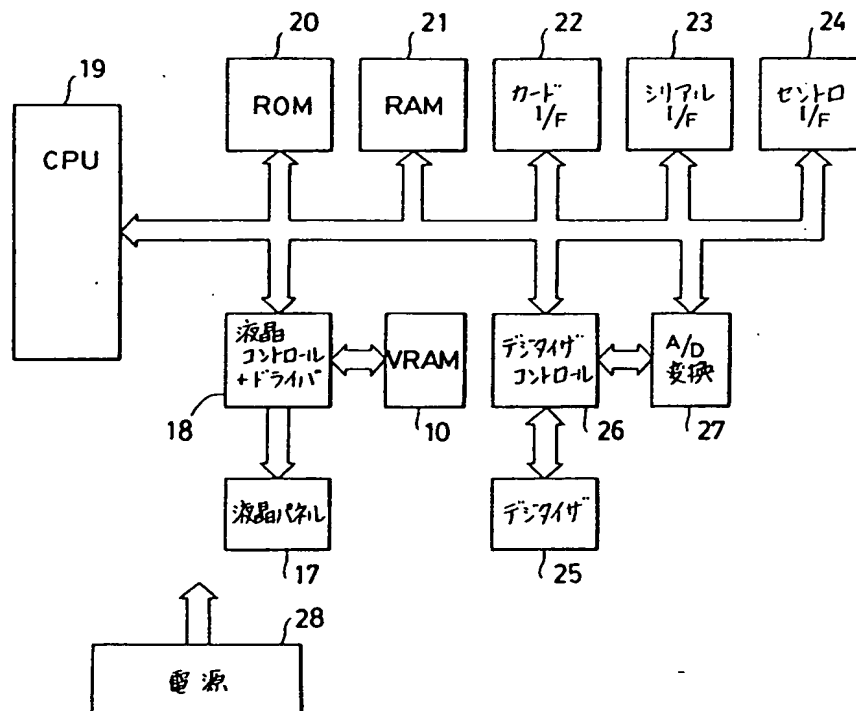
画面表示縮小、スムージングの
代表例を示す説明図
第 6 図



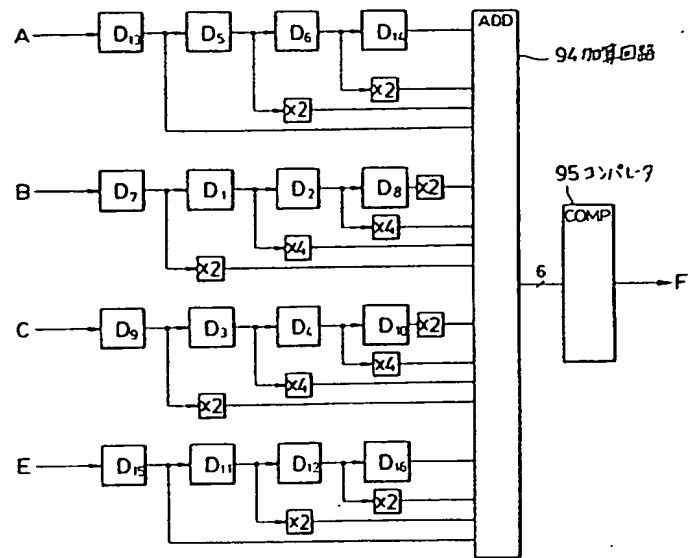
電子機器の斜視図
第 7 図



他の実施例のブロック図
第 9 図



制御系のブロック図
第 8 図



他の実施例のブロック図
第10図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.